

ESD/Latch-up関連試験サービス



- ◆ 電子デバイス、電子機器におけるESD損傷、誤動作耐性の各種公的標準に基づく受託試験(JEITA、JEDEC、IEC、AEC等)の実施
- ◆ OKIエンジニアリング独自のESD耐性の確保、最適なESD/Latch-up保護回路設計コンサルをご提供

ESD 試験 / Latch-up 受託試験サービス



- HBM (human body model) : 人体に蓄積された静電気の放電 (ESD) によってデバイスが損傷する現象
人体帯電モデル
- MM (machine model) : 金属等に蓄積された静電気の放電 (ESD) によってデバイスが損傷する現象
マシンモデル
- CDM (charged device model) : デバイスが直接、間接に帯電し、電位の異なった導体と端子が接触した時
デバイス帯電モデル
に発生する静電気放電 (ESD) にてデバイスが損傷する現象
- D-CDM : 直接電荷を注入する試験法
- FI-CDM : デバイス電位を誘導させ、放電させる試験法

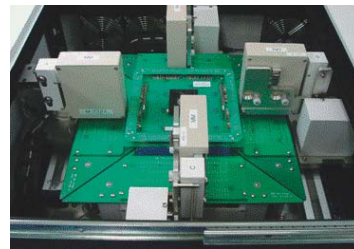
車載部品等で認証試験として実施される FICDM試験AEC-Q100試験サービス実施!!

デバイス帯電モデル(Charged Device Model)における試験法

HBM/MM試験	JEITA ED4701
	JEDEC JESD22-A114F/A115A
	ESDA STM5.1/5.2
	AEC-Q100-002/3
D-CDM試験 (デバイス帯電法)	IEC61340-3-1/2 IEC60749-26/27
	JEITA ED4701
FI-CDM試験 (誘導デバイス帯電法)	ESDA STM5.3.1
	AEC-Q100-011 IEC60749-28
	JEDEC JESD22-C101D
ラッチアップ試験 (電流注入法・電源過電圧法) (CV法)	ESDA STM5.3.1
	AEC-Q100-011 IEC60749-28
	JEDEC/EIA JESD78
	JETA ED4701 AEC-Q100-004
	EIAJ -ED4701 技術資料 AB6201

システムレベルの公的標準ESD-Immunity試験

IEC規格	IEC61000-4-2
JASO規格	JASO D-010 (ISO)



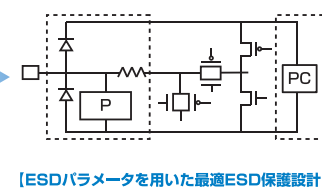
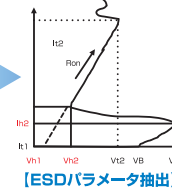
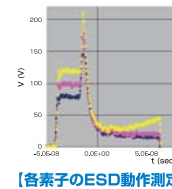
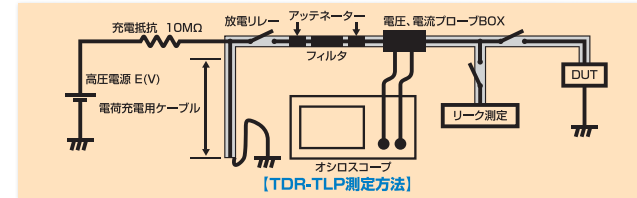
HBM/MM 試験・Latch-up 試験装置



FICDM 試験装置

ESD/Latch-up 保護設計コンサルティング

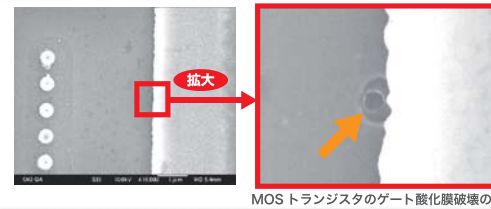
- ◆ 半導体デバイス開発における ESD パラメータを用いた ESD 保護設計コンサルティングをご提供
- ◆ 要求 ESD 耐性、保護回路面積縮小化、デバイス性能適合などを短 TAT 製品開発を実現



組立工程の静電気障害対策

- ◆ 電子機器組立工程における半導体部品の静電気障害対策を支援します。

1. 電子機器組立工程における半導体部品静電気破壊の各種再現実験
2. 半導体部品の静電気破壊メカニズム構築
3. 電子機器組立工程の静電気帯電、静電気放電の調査にて、静電気障害防止の工程対策、半導体部品の静電気保護設計対策のご提案



- ・ 静電気測定のノウハウを保有し帯電～放電のメカニズムを特定
- ・ 保護回路設計ノウハウ、保護回路の長所短所をふまえた確かな対策を提案
- ・ 電子部品組立における公的規格 (IEC61340-5-1/5-2) 等に準拠した、静電気管理静電気対策実現を支援、静電気対策部材、備品などの性能評価などもサポート

